

無電解キャップめっきプロセス (無電解めっきによるCu配線上へのCo合金薄膜の形成技術)

王 新明* 高木大輔* 尾渡 晃*

Electroless Plating Process for Cobalt Alloying Capping

by Xinming WANG, Daisuke TAKAGI, & Akira OWATARI

Selective depositing of thin cobalt alloy films as capping layers on Cu interconnects has already been proven to significantly and effectively improve EM performance, also as having a potential for reducing RC delay. A study had been made on the use of an electroless plating process for forming CoWP capping layers on wafer levels. Performance tests indicated satisfactory film thickness controllability, plating uniformity, barrier capability, surface morphology, deposition selectivity, as well as current leakage and resistance variation of interconnects. This process was thus proven as being feasible for use in wafer production.

Keywords: Electroless plating, Cobalt alloy, Metal cap, Semiconductor, Copper interconnect, Deposition, Process, Reliability

1. ま え が き

近年、半導体デバイスの高速化・微細化の加速とともに、Alに代わってCu配線/低誘電率層間絶縁膜材(Low-k)のダマシンプロセス(配線の埋め込み)はますます重要になってきている。更に、デバイスの信頼性を高めるには、Cu配線のエレクトロマイグレーション(EM)耐性を増強させることが不可欠である。対策の一つとして、Cu配線上に選択的にコバルト(Co)合金膜を形成することにより、EM耐性が飛躍的に向上することが報告されている^{1, 2, 3, 4)}。また、形成されたCo膜がCu又はO₂の拡散を防ぐ役割を十分に果たせれば、従来のプロセスに使われる誘電率が高い絶縁材のキャップ層を省くことが可能となり、積層間の実効誘電率を一層下げることが期待できる。成膜の方法について、無電解めっき法は金属と絶縁材が混在する表面に対して、金属上だけに選択的に成膜できる固有な性質をもつため、Cu配線上へCo合金薄膜を形成するのに最適な方法と考えられる。以上のことから、無電解めっきによるCo合金膜を形成する(無電解キャップめっき)技術は、次世代の高信頼性Cu配線構築における最も有望な新規プロ

セスと考えられ、この技術を実用化までに展開することは重要な開発課題となる^{5, 6, 7)}。

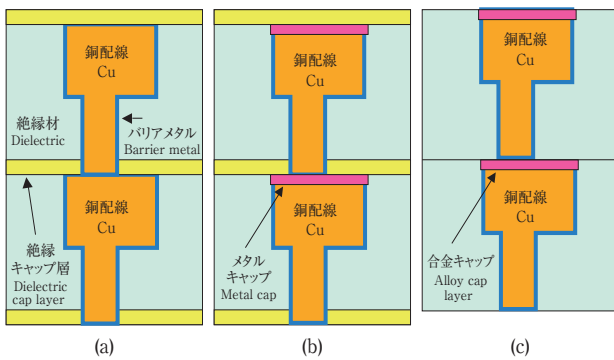
本報では、無電解キャップめっきプロセスの概要を述べ、当社における研究・開発から得られた本プロセス性能の評価結果について紹介する。

2. Co合金の無電解めっき技術

2-1 Co合金キャップ膜の役割

図1(a)に従来のCuダマシンプロセス構造を示す。通常、Cu配線とその隣接する絶縁材のキャップ層(SiN又はSiC)との密着性が金属同士に比べて低いため、その界面での原子の移動は、配線中又は配線とそれを取り囲むバリアメタル層との界面より活発になる傾向をもっている。配線の微細化とともに、配線に流れる電流密度が増え、Cu配線と絶縁キャップ層との境界に沿って原子が移動しやすく、その境界起因による配線不良(ボイドの形成)の発生確率が高い^{8, 9)}。その問題に対して、図1(b)に示すように、Cu配線と絶縁キャップ層との間に、新たな合金薄膜を導入することが提案されている¹⁰⁾。この合金薄膜をメタルキャップという。このメタルキャップはCu及び絶縁キャップ層のそれぞれと優れた密着性を有するためCu配線のEM耐性が大幅に改善される。また、このメタルキャップにCu及びO₂の拡散に対して十分な耐性をもたせれば、図1(c)のように、現在使用している絶縁材のキャップ層の代わりに保護膜として

* 精密・電子事業本部 装置事業部 めっき装置事業室 技術第二部



(a) デュアルダマシ構造
(a) Dual damascene structure
(b) メタルキャップ層の導入
(b) Introduction of alloy cap layer
(c) 絶縁キャップ層の省略
(c) Replacement of dielectric cap

図1 メタルキャップを有するダマシ配線構造

Fig. 1 Architecture of damascene interconnects with metal cap layer

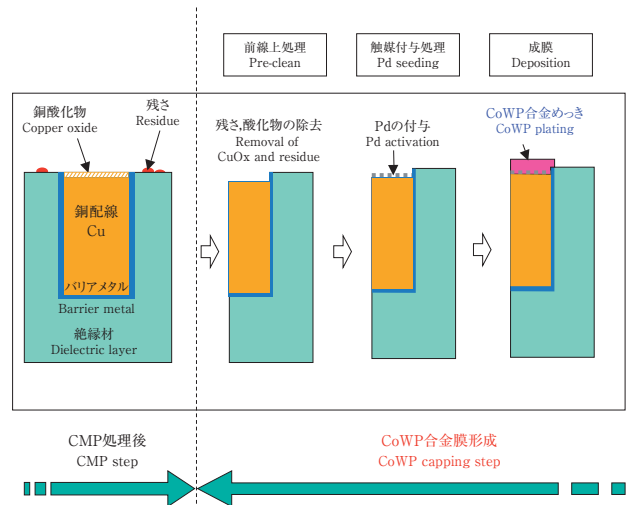


図2 CoWP無電解めっきの基本的な形成方法
Fig. 2 Basic process steps of CoWP plating

使用可能となる。一般に絶縁材のキャップ層は誘電率が高いため、それを金属膜にすることで各配線層間の電荷容量 (C) を低減することができ、回路のRC遅延の抑制により信号の伝達の高速化に寄与する。

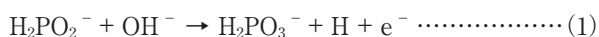
2-2 Co合金キャップ膜の選択的形成方法

一般に、無電解めっきプロセスは、図2に示すように、前洗浄、触媒付与、成膜、洗浄、乾燥等の一連の基本的なステップを順次行う。以下、幾つかの基本的な処理ステップについて説明する。

2-2-1 無電解めっきによるCoWP合金膜の析出

無電解めっきは、Cuダマシ配線に使われる電解めっきと違って、外部からの電子供給を受けず、めっき対象物を単に金属イオンを含んだめっき溶液に浸すことによりその金属イオンを還元させ、金属皮膜として析出させる方法である。金属イオンを還元させるためには、めっき溶液中に金属イオンのほかに、電子を放出するための還元剤成分が必須である。次亜りん酸塩を還元剤としためっき溶液系におけるCoWP（コバルト、タングステン、りん）の合金皮膜を析出する場合の基本的な化学反応式¹¹⁾を次に示す。

次亜りん酸イオンの酸化反応



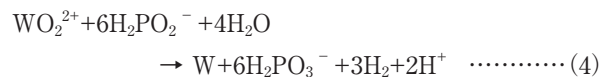
コバルトイオンの還元反応



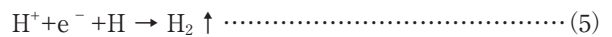
りんイオンの還元反応



タングステニオンの還元反応



水素の生成反応



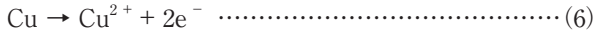
以上のように、還元剤の次亜りん酸塩の酸化反応により電子を放出し、反応表面にコバルト、りん及びタングステニオンがその電子を獲得して共析反応を行い、合金の膜を形成する。その共析反応と共に、通常水素の還元反応も進行する。

めっき溶液における代表的な還元剤は、前述の次亜りん酸塩のほかに、有機系のジメチルアミンボラン (DMAB) がある。DMABを還元剤として使用するめっき溶液は、次亜りん酸塩のめっき溶液と異なる挙動を示す。

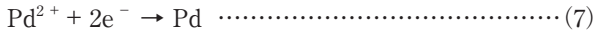
2-2-2 CoWP無電解めっきの触媒処理

無電解めっきでは、析出を開始させるためには、初期の被覆表面が還元剤の酸化反応に対して十分な触媒活性をもっていなければならない。次亜りん酸塩のアノード酸化反応に対して、Cuが非常に低い触媒活性を示す¹²⁾ため、原理的にめっき反応が起こりえないことになる。そのため、Cu表面にCo合金を析出させるために、触媒活性が高いPdを使用することが一般的である。つまり、めっき反応を開始する前に、被覆表面にPdイオンを含んだ前処理液での触媒処理が必要となる。触媒処理は置換反応であり、反応式は次のとおりである。

銅の溶解



パラジウムの還元



通常、絶縁材であるSiO₂やSiOC等のLow-k材の表面ではPdの置換反応が起きないため、無電解めっき反応はCu配線上でしか発生しない、いわゆる選択的成膜ができるプロセスになる。

しかしながら、Pd触媒を用いる場合、触媒処理がCuの溶解を伴うため、配線の電気抵抗を上昇させる要因になりうる。また、PdがCuに拡散する場合、Cu配線の導電性能に影響を与える可能性がある。そのため、Co合金めっき前にいかに最適なPd触媒を付与することが無電解めっきプロセスの中において、一つの重要な要素技術になる。

2-2-3 洗浄処理

前述のように、Pd触媒を使用する無電解めっきは、原理的に選択的な成膜になるが、実際、図2に示すように、CMP工程後の層間絶縁膜上にスラリー残さ、Cuやその酸化物、ウォータマークなどの不純物が残る場合がある。その不純物の上にPd置換反応又はめっき反応が起きると、配線間の異常析出物は配線のリークを引き起こすだけでなく、表面欠陥増加の原因にもなる。そのため、めっき処理前又は処理後適切に表面洗浄処理を行うことは本プロセス性能の向上に不可欠な手段となる。

3. 本プロセスの性能及び評価結果

3-1 膜厚の制御

Cuダマシン配線構造上及び膜の性能から、本プロセスに適用する合金膜厚は通常数nmから数十nmの範囲内と設計される。このような非常に薄い膜に対しては、分子レベルでの精密な制御が要求される。そのため、合金薄膜の厚みを精度よく測定できることが重要となる。他のプロセス条件を一定にして、めっき時間を変えて成膜したウェーハからのTEM像を図3に示す。画像から測定したCo合金の平均膜厚はそれぞれの目標値に一致し、5nm、10nm及び20nmになっている。膜厚とめっき時間との相関には、良い線形性を有し、近似直線が原点をほぼ通ることから、めっき膜の成長が接液後、遅延なく直ちに開始していることが分かる。

3-2 膜厚の面内分布

無電解めっきは化学反応なので、反応表面近傍での温度分布、処理液中各成分濃度が成膜の均一性を支配する。すべてのCu配線上に均一な成膜を得るために、成膜中

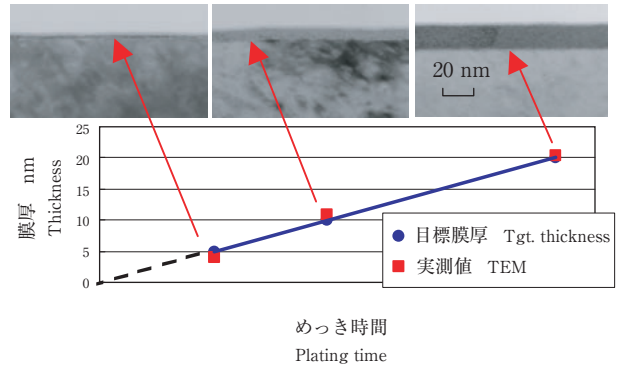


図3 膜厚とめっき時間の相関図（成膜時間 vs 膜厚）
Fig. 3 Correlation between plating time and film thickness

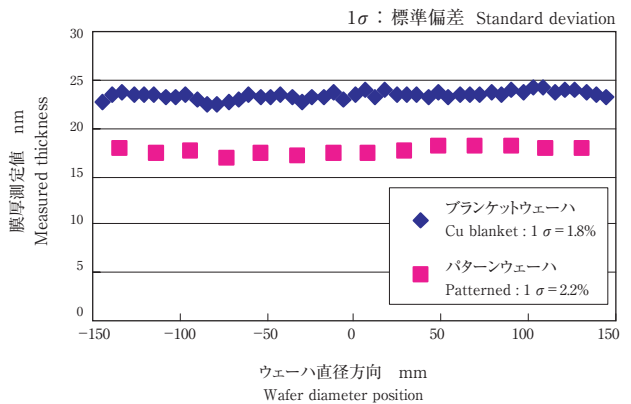


図4 膜厚の面内分布
Fig. 4 The thickness distribution in X-section

はウェーハ表面付近の液温度及び化学種の物質移動を均一に制御しなければならない。そのため、当社で開発した無電解めっき装置の処理チャンバは熱流体解析によって最適化された形状に設計されている。この装置を用いて処理したウェーハ表面のCo合金膜厚の分布を図4に示す。膜厚の測定は、光学式の薄膜測定装置を用いた。測定用のレシピは、図3に示すようなTEM画像をベースに校正した。銅のブランケットウェーハのCo膜厚に関しては、直径方向の測定において、均一性（標準偏差：1σ）は1.8%と良好な結果を示した。配線パターンを形成したウェーハについては、直径方向のすべてのダイ（チップ）のある箇所を測定した結果、均一性（標準偏差：1σ）は2.2%を達成した。

3-3 膜のバリア性（拡散耐性）

ここでの膜のバリア性とは、高い温度の条件において

も、CuやO₂の拡散がこの膜によって止められることである。CoWP合金膜のバリア性は各金属の組成比に左右されるので、めっき液の各成分のバランスを適切に調合することで、膜のバリア性を調整することができる。膜のバリア性を評価するために、成膜したサンプルのアニール処理を行い、その前後の膜中異種元素の拡散状態をSIMS（二次イオン質量分析法）で分析した。その分析結果の一例を図5に示す。図5（a）に示すとおり、CoWP合金の膜厚は約20 nmであり、銅濃度は銅とコバルトの界面で急激に減少しているのが認められた。コバルト合金膜中の銅濃度がアニール処理後も上昇していないことから、このサンプルの合金は銅に対する拡散耐性をもっていると判断できる。図5（b）にアニール処理前後の酸素濃度とパラジウム濃度の深さ方向の分布を示す。コバルト合金中に酸素の存在が確認されるが、アニール処理後も濃度分布に変化が見られない。これは、コバルト合金膜が酸素に対する拡散耐性をもっていることを示している。パラジウム（Pd）については、銅配線/コバルト界面に存在したパラジウムがアニール処理

後銅配線中に少し拡散しているのが確認できた。この現象は数百 nm の銅配線のごく表層で見られ、かつパラジウムの絶対量が少ないため、配線抵抗値の上昇にはほとんど影響しないと考える。

3-4 膜質表面の平滑性

微細構造の導電体の界面における電子散乱が配線抵抗値に影響を与えるため、めっき各処理ステップによる銅配線の表面粗さは拡大しないことが求められる。表面粗さの測定は、AFM（原子間力顕微鏡）を使用した。図6に配線上に成膜前後測定結果の一例を示す。表面粗さは、触媒処理後で0.526 nm、めっき処理後で0.782 nmとなり、CuとCo合金の界面、Co合金の表面はともに十分平坦であると判断できる。

3-5 成膜の選択性

成膜の選択性は無電解めっきに最も重要な特徴である。配線の送電性能を損なわないように、Cu配線上に均一な連続薄膜を析出するとともに、配線間の絶縁膜の表面状態を清浄に維持することは本プロセスが成功するための鍵となっている。図7に成膜したサンプルのSEM像を示す。銅配線上を平滑なめっき膜が連続的に

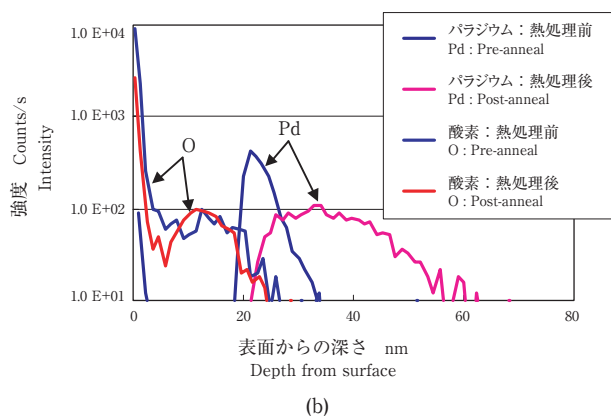
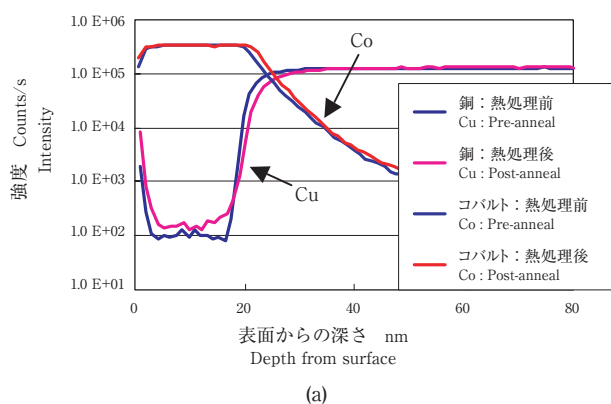


図5 深さ方向のSIMS分析結果
Fig. 5 The depth profile with SIMS analysis

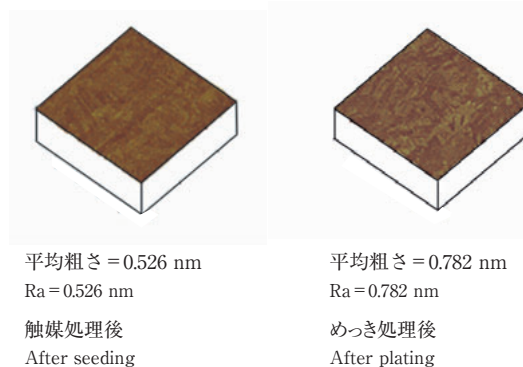


図6 シード、めっき処理後の表面粗さ
Fig. 6 The roughness after seeding, and plating

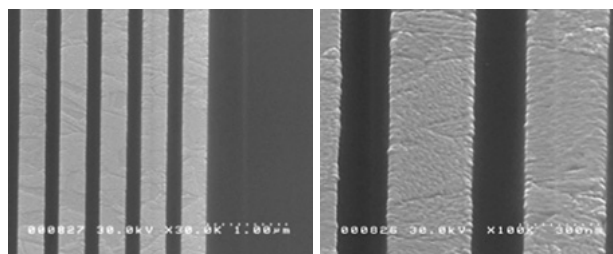


図7 めっき処理後のSEM像
Fig. 7 SEM picture after plating

被覆できていることが確認され、配線間の絶縁膜上に金属粒やパーティクルのような異物が観察されていないことから、この無電解めっき成膜が高い選択性を有することが分かる。

3-6 配線抵抗及びリーク電流

配線上への成膜の選択性を評価するためのもう一つ方法は、電気的につながっていない隣接する配線間に電界を掛けてリーク電流を測定するというものである。成膜した配線のリーク電流値は、成膜前のそれに近づくほど選択性が良いとの判断になる。一例として、配線/絶縁膜の幅が250 nm/250 nmのパターンでの配線間リーク電流値の測定結果を図8に示す。それはウェーハを2種

類のプロセス条件で処理し、Co合金の成膜前後でリーク電流値を比較したものである。めっき処理による配線間リーク電流値の上昇は1桁以内に抑えられており、またウェーハ内での累積分布率は両方の条件で95%以上を達成している。

Pd触媒を使用する無電解プロセスでは、Pdの置換によって配線抵抗が上昇することが懸念される。図8と同じ処理条件での配線抵抗値の測定結果を図9に示す。めっき処理前後の配線抵抗値を比較して見ると、めっき処理による抵抗値の上昇は両方の処理において2%以下であることが分かる。これは、パラジウム触媒処理を使用したプロセスにおいても、配線抵抗値の上昇は極めて低い範囲に抑えられることを示している。

4. あとがき

無電解めっきによるCu配線上へのCo合金薄膜の形成技術は、Cuダマシンプロセスが半導体分野に導入してから、基礎研究、概念構築の萌芽段階を経て、現在、実用化のための製品開発段階から量産化に向けて転換する時期に立っている。数年前から、当社でこの新規技術にかかわる研究開発を進め、成膜の均一性、選択性、膜の物性、成膜した配線電気特性などの諸指標を満たすような安定したプロセス及び装置の実用化の目処を立てた。今後、テクノロジノード45 nm及び更なる微細化になっていくと、無電解めっき技術に対する要求が更に高まる。今まで直面していない技術課題をいち早く発見、そして克服し、半導体分野における無電解めっき技術の新しい展開を目指していきたい。

参考文献

- 1) C. K. Hu, et al., Applied Physics Letters, pp.1782-1784 (2002).
- 2) T. Ko, et al., Proc. of Symp. on VLSI Tech., 8B-3 (2003).
- 3) P. Moon, et al., Proc. of IEDM, pp.841-844 (2003).
- 4) E. Zscheck, et al., Proc. of Int. Semiconductor Technology Conference, pp.386-397 (2004).
- 5) A. Fukunaga, et al., Extended Abstracts of 51st Spring Meeting of JSAP, p.835 (2004).
- 6) X. Wang, et al., Proc. of Advanced Metallization Conference (2004).
- 7) A. Owatari, et al. Proc. of SEMI Technology Symposium, pp. 5/80-84 (2004)
- 8) C. K. Hu, et al., Proc. of 5th IITC, pp.133-135 (2002).
- 9) A. H. Fischer, et al., Proc. of 5th IITC, pp.139-141 (2002).
- 10) E. O'Sullivan, et al., IBM Journal of R&D, 42 (5), pp.607-620 (1998).
- 11) N. Petrov, et al., Journal of Electrochemical Society, 149 (4), pp.187-194 (2002)
- 12) I. Ohno, et al., Materials Sci. and Eng. A146, pp.33-49 (1991).

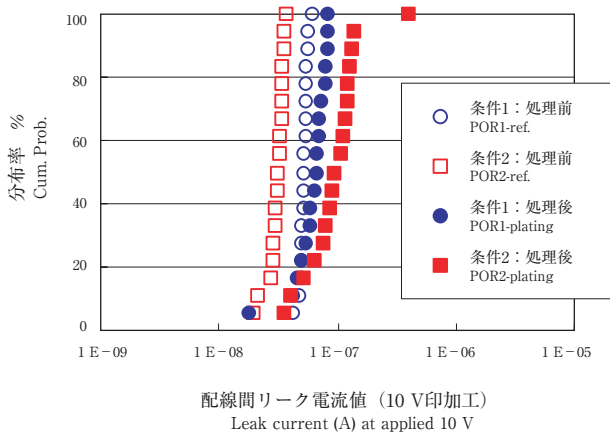


図8 配線間リーク電流値の変化
Fig. 8 Variation current between lines

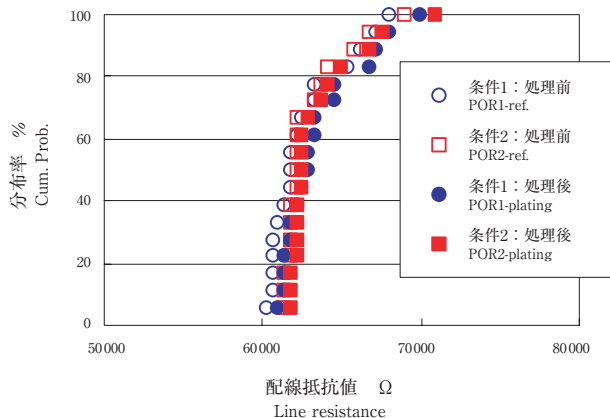


図9 配線抵抗値の変化
Fig. 9 Variation of line resistance